

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-316442

(43)Date of publication of application : 23.12.1988

(51)Int.Cl.

H01L 21/318

C23C 16/34

C23C 16/50

(21)Application number : 62-151953

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 18.06.1987

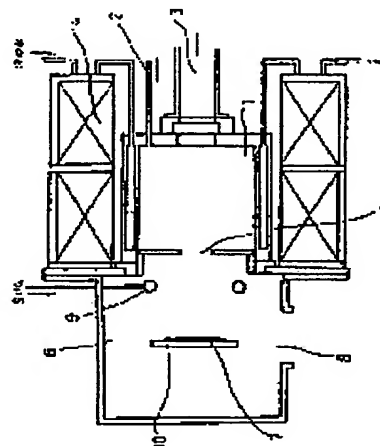
(72)Inventor : INOUE DAIJIRO
SAWADA MINORU

(54) FORMATION OF SILICON NITRIDE FILM

(57)Abstract:

PURPOSE: To use a cap material for an annealing operation as a passivating film as it is by a method wherein an Si₃N₄ film having a compressive stress of less than 3.5×10^9 dyn/cm² is formed in a state that a GaAs substrate is heated to higher than 200° C by an ECR plasma CVD method.

CONSTITUTION: After a substrate 7 has been arranged inside a deposition chamber 6, the deposition chamber 6 is evacuated to produce a vacuum; while a prescribed flow rate of N₂ gas is being fed from a gas supply pipe 2, microwaves are fed to a plasma chamber 1 from a waveguide pipe 3 and an electric current flows to a coil 4; a definite magnetic field is fed, and an N₂ plasma is then generated. An Si₃N₄ film with a compressive stress of 3.5×10^9 dyn/cm² to zero is formed by an electron cyclotron resonance (ECR) plasma CVD method in a state that a temperature of the substrate 7 has been heated to higher than 200° C. When this assembly is annealed, the compressive stress or a tensile stress of the Si₃N₄ film becomes less than 1×10^9 dyn/cm². By this setup, the Si₃N₄ film used as a cap material can be used as a passivating film as it is.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-316442

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)12月23日

H 01 L 21/318
C 23 C 16/34
16/50

6708-5F
6926-4K
6926-4K

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 窒化シリコン膜の形成方法

⑯ 特 願 昭62-151953

⑰ 出 願 昭62(1987)6月18日

⑱ 発 明 者 井 上 大 二 朗 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
⑲ 発 明 者 澤 田 稔 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
⑳ 出 願 人 三 洋 電 機 株 式 有 限 公 司 大阪府守口市京阪本通2丁目18番地
㉑ 代 理 人 弁 理 士 西 野 卓 嗣 外1名

明 細 書

1. 発明の名称

窒化シリコン膜の形成方法

2. 特許請求の範囲

1) 電子サイクロトロン共鳴プラズマOVDにより化合物半導体基板上に窒化シリコン膜を形成する窒化シリコン膜の形成方法において、基板温度を200℃以上に加熱した状態で電子サイクロトロン共鳴プラズマOVDにより圧縮応力を $3.5 \times 10^9 \text{ dyne/cm}^2$ 乃至応力零の窒化シリコン膜を形成し、800℃乃至950℃の温度でのアニール処理にて窒化シリコン膜の圧縮応力もしくは引張応力を $1 \times 10^9 \text{ dyne/cm}^2$ 以下とすることを特徴とする窒化シリコン膜の形成方法。

3. 発明の詳細な説明

1) 産業上の利用分野

本発明は電子サイクロトロン共鳴(以下BORと略す)プラズマOVDによる窒化シリコン(以下Si₃N₄という)膜の形成方法に関し、特に熱処理(アニール処理)を行う際のキャップ材と

して用いられるSi₃N₄膜を形成するものである。

ロ) 従来の技術

従来からSi₃N₄膜は半導体素子のパッシベーション膜として、また化合物半導体、例えばGaAsへのイオン注入プロセスにおける注入イオン活性化のアニール処理時のキャップ材として用いられている。更にキャップ材として使用されたSi₃N₄膜はそのままパッシベーション膜としても使われる。

このSi₃N₄膜の形成には熱OVDや高周波グロー放電によるプラズマOVDが用いられていたが、熱OVDでは基板を長時間高温に曝す必要があつたり、高周波グロー放電プラズマOVDでは成膜したSi₃N₄膜の緻密性が悪い等の問題があつた。

そこで、最近ではBORプラズマOVDにより基板加熱なしに緻密性の高いSi₃N₄膜の形成がされている(例えば、JAPANESE JOURNAL OF APPLIED PHYSICS VOL.

22 NO. 4 APRIL 1983 Pp L 210~L212参照)。

しかしながらRORプラズマCVDでGAS基板の上に電極で形成したSi₃N₄膜は、アニール処理を施すと、およそ500℃から基板との界面に発生する応力が引張応力が増加する向きで変化し、800℃以上ではその変化が顕著となる。

へ) 発明が解決しようとする問題点

従つて、例えばGAS基板へのイオン注入プロセスにおけるアニール処理(通常800℃〜950℃の範囲で行われる)を行うと、アニール処理前のSi₃N₄膜の応力が変化して大きな応力を呈するSi₃N₄膜となつてしまう。

応力の大きいSi₃N₄膜は、応力により基板の反りを生じさせて後工程のマスク合わせに支障を来したり、素子の特性のばらつきや劣化を生じさせる虞があつた。このため、アニール処理のキャップ材として用いたSi₃N₄膜をそのままパッシベーション膜として用いることはできなかつた。

マイクロ波を供給する導波管、(4)はプラズマ室(1)内に一定の磁界を発生するコイルで、このコイル(4)と前記プラズマ室(1)は循環する冷却水により冷却されている。(5)はプラズマ室(1)に設けられた開口部、(6)はこの開口部(5)を介してプラズマ室(1)と結ばれたデポジション室で、開口部(5)と対向する状態で試料となる基板(7)が加熱手段を備えた基板載置台(8)上に配置される。(9)はこのデポジション室(6)を真空に引くための排気口、(9)は開口部(5)近傍のデポジション室(6)内に配されたリング状のSi₃H₄ガス供給部を示し、リング内周部の多数の孔(図示せず)が設けられていてSi₃H₄ガスが吹き出すようになっている。

新様な装置において基板(例えばGAS基板)上にSi₃N₄膜を形成するには、基板(7)をデポジション室(6)内に配置したあと、排気口(9)から排気してデポジション室(6)を 1×10^{-6} Torr程度の真空に引く。そしてガス供給管(2)からN₂ガスを所定流量で供給しつつ、プラズマ室(1)に、導波管(3)から2450MHzのマイクロ波と、コイ

本発明は新様な点に鑑みて為されたもので、アニール処理におけるキャップ材を、そのままパッシベーション膜として用いることのできるSi₃N₄膜を形成するものである。

ニ) 問題点を解決するための手段

本発明は基板温度を200℃以上に加熱した状態でRORプラズマCVDにより圧縮応力を 5×10^9 dyne/cm²乃至応力零のSi₃N₄膜を形成するものである。

ホ) 作用

800℃乃至950℃の温度でのアニール処理にてSi₃N₄膜の圧縮応力もしくは引張応力が 1×10^9 dyne/cm²以下となり、キャップ材として用いたSi₃N₄膜がそのままパッシベーション膜として使用できる。

へ) 実施例

第3図は本発明方法に係るRORプラズマCVD装置の概略構成図である。

(1)はプラズマ室、(2)はこのプラズマ室(1)にN₂ガスを供給するガス供給管、(3)はプラズマ室(1)に

ル(4)に電流を流して875 Gaussの定磁界を供給して、N₂プラズマを発生させる。N₂プラズマの発生と同時にSi₃H₄ガス供給部(9)から所定流量のSi₃H₄ガスの供給を始めると基板(7)上にSi₃N₄膜が形成される。

新様な装置を用いてGAS基板上に約1000Åの厚さのSi₃N₄膜を、基板温度を変えて形成し、その後800℃、900℃、950℃の夫々の温度で5秒間アニール処理を行つた。

第1図にSi₃N₄膜形成時の基板温度を変えたときのアニール処理前とアニール処理後の応力の変化量(平均値)を示す(但しRTは室温である)。この図から明らかな如く、アニール処理の前後における応力の変化量はSi₃N₄膜形成基板温度に依存される。従つてアニール処理後に所望の応力をSi₃N₄膜に与させるには成膜時(アニール処理前)にあらかじめ変化量を上積みさせた応力を有させれば良い。

さて、アニール処理後の応力は小さければ小さい程好ましく、ここで $\pm 1 \times 10^9$ dyne/cm² (+

は圧縮応力、-は引張応力を示す)の範囲を応力が充分小さいものとする。つまりSi₃N₄膜形成時の基板温度に合わせて成膜時の応力を調整すればよい。成膜時の応力は原料ガスであるSiH₄ガスとN₂ガスの流量比によつて制御される。

しかしながらアニール処理後の応力の変化量にはばらつきがあり、そのばらつきの幅が 2×10^9 dyne/cm²以内でなければ $\pm 1 \times 10^9$ dyne/cm²の範囲の応力とはならない場合が多々生ずる。このばらつきの幅についてもSi₃N₄膜形成時の基板温度に依存性がみられる。第2図にその様子を示す。第2図からばらつきの幅が 2×10^9 dyne/cm²以内となるのはSi₃N₄膜形成時の基板温度を200℃以上とした場合であることがわかる。

従つて、第1図および第2図から、成膜時の応力が 3.5×10^9 dyne/cm² (圧縮応力)以下のSi₃N₄膜を基板温度を200℃以上としてBORプラズマOVDにより形成することで、このSi₃N₄膜をアニール処理(800℃乃至950℃)のキャップ材として使用し、更にそのまゝベ

ンペーション膜として用いることが可能となる。

Si₃N₄膜形成時の基板温度が200℃の場合、成膜時の膜応力は 3.5×10^9 dyne/cm²が望ましい訳だが、基板温度が200℃の場合、SiH₄ガス20800M、N₂ガス25800Mの流量でマイクロ波出力を600Wとした場合に圧縮応力 3.5×10^9 dyne/cm²のSi₃N₄膜が得られた。また、同様に基板温度が230℃、250℃、300℃、400℃の時は夫々、SiH₄ガスの流量を175800M、13800M、11800M、9800Mとすることで望ましい膜応力 2.2×10^9 dyne/cm²、 1.5×10^9 dyne/cm²、 1.0×10^9 dyne/cm²、 0.5×10^9 dyne/cm²の膜が得られた。そしてこれらの膜を用いてアニール処理を行うと、応力が変化し、 $\pm 1 \times 10^9$ dyne/cm²の範囲の応力を呈する。

尚、これらの膜は緩衝弗酸に対するエッチング速度は $60 \text{ \AA}/\text{min}$ 以下であり、膜の緻密性についても良好な状態である。

(ト)発明の効果

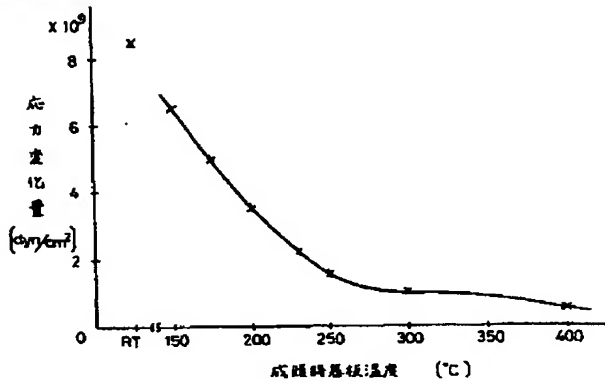
本発明は以上の説明から明らかな如く、BORプラズマOVDによりSi₃N₄基板を200℃以上に加熱した状態で圧縮応力が 3.5×10^9 dyne/cm²以下のSi₃N₄膜を形成しており、この膜をキャップ材としてアニール処理を行うと、アニール処理によつて膜応力が変化しても、 $\pm 1 \times 10^9$ dyne/cm²範囲内の非常に小さな応力となる。従つて応力による基板の反りや素子特性のばらつきの発生を抑えることに寄与できる。

4. 図面の簡単な説明

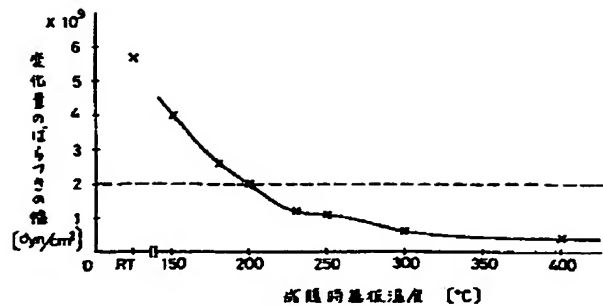
第1図はアニール処理による応力変化量の基板温度依存性を示す図、第2図は応力変化量のばらつきの幅の基板温度依存性を示す図、第3図は本発明に係るBORプラズマOVD装置の概略構成図である。

(1)…プラズマ室、(2)…ガス供給管、(3)…導波管、(4)…コイル、(5)…デポジション室、(6)…基板、(7)…排気口、(8)…SiH₄ガス供給部、(9)…基板載置台。

第1図



第2圖



第3圖

